

Técnicas Digitais

Construção de circuitos reais de computadores

Prática 12

Experimento 1.

Objetivo:

Desenvolver a tabela verdade e a expressão lógica para o circuito do somador total ou completo.

Somadores

1. Teoria:

Microcomputadores e calculadoras executam operações com números binários usando circuitos que adicionam e, subtraem. No microcomputador estes circuitos são encontrados no microprocessador. Isto é o “brain” não só do microcomputador mas de muitas máquinas.

A “key part” do microcomputador é a “arithmetic and logic unit” ALU. Ela contém circuitos lógicos eletrônicos que adicionam, subtraem e executam operações lógicas. A adição é uma operação aritmética básica à computação numérica, ela é executada com gates lógicos. A multiplicação, por exemplo, pode ser obtida por simples adição repetitiva. Analogamente, a divisão pode ser executada pela subtração. As portas lógica “gates” são utilizadas para a adição binária em dois passos: - Inicialmente os dígitos de cada coluna são adicionados, e, então, os dígitos de transporte são acrescentados às colunas representativas da mais alta potencia de dois seguinte “next highest order digit”. A tabela- verdade para a adição de bits, fig.1, mostra que a soma de dois deles é exatamente a lógica **XOR**, enquanto o transporte “carry-in” é a lógica **AND**. Em consequencia, a soma do bit A com o bit B é estabelecida pela seguinte lógica: C (carry) = $A \cdot B$; S (sum) = $A \oplus B$.

O circuito que a realiza é denominado **meio somador**; uma forma está ilustrada no circuito da fig.1. O meio-somador executa o primeiro passo da adição, isto é, a soma de dois bits. Dois deles combinados formam um **somador-inteiro**, fig.3, a fim de adicionar os bits de transporte ao bit soma. É necessário o gate **OR** para incluir a possibilidade de a adição do bit de transporte à soma gerar um novo transporte. Um circuito que pode adicionar três dígitos binários é conhecido como **somador completo** “full-adder”.

Material

Fonte de alimentação – 5V d.c.

Resistor – 270R / 1/8W

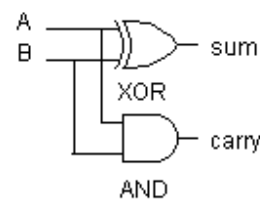
Circuitos – CI 7486 CI 7408 CI7432

LED

Conectores

Protoboard

fig. 1
 Logic diagram for the half - adder



A	B	carry $A \cdot B$	sum $A \oplus B$
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

bits to be added AND gate XOR gate

2.Procedimento:

a.Conecte os circuitos integrados 7408,7432 e 7486, fig.2, no board.

b.Conecte o circuito da fig.3.

c.Ligue o pino 14 de cada CI ao +Vcc e o pino 7 ao GND, fig.4.

d.Desenvolva a tabela verdade para a lógica da fig.3 e mostre que realmente ela é a lógica de um somador completo capaz de aceitar um carry-in (Cin) de um “lower-order”digit e gerar um carry-out (Co) como requerido pelo “next highest order digit”.

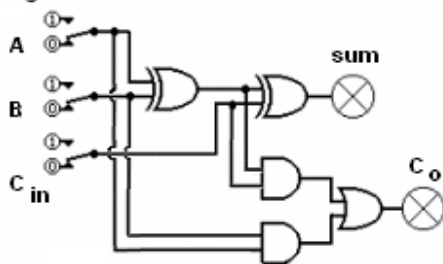
e.Efetue a adição binária 5 + 3. Verifique os resultados, formando os números binários da soma decimal.

fig. 2

Exemplos de gates em circuito integrado

XOR				AND				OR			
1	1A	VCC	14	1	1A	VCC	14	1	1A	VCC	14
2	1B	4B	13	2	1B	4B	13	2	1B	4B	13
3	1Y	4A	12	3	1Y	4A	12	3	1Y	4A	12
4	2A	4Y	11	4	2A	4Y	11	4	2A	4Y	11
5	2B	3B	10	5	2B	3B	10	5	2B	3B	10
6	2Y	3A	9	6	2Y	3A	9	6	2Y	3A	9
7	GND	3Y	8	7	GND	3Y	8	7	GND	3Y	8
7486				7408				7432			

fig.3

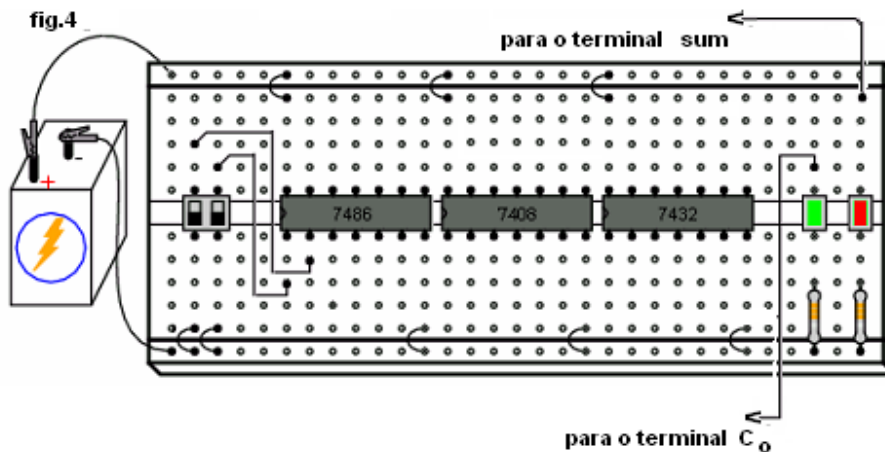


Using full-adders

Inputs	outputs
carry in, C _{in} B A	sum carry out, C _o

truth table

fig.4



Referências:

AntónioJ.;Padilla G.Sistemas digitais. Portugal, Mc Graw-Hill, 1993
 Palmer J.;Perlman D.Introduction to Digital Systems. USA,Mc Graw-Hill,1993
 Plant, Macolm. Basic Eletronics, London, SCDC Publications
 Harowitz P.; Hill W.The Art of Eletronics, USA, Cambridge University Press, 1989.

Prof. Franklin

Experimento 2.

1. Objetivos

- 1.1 Construir um "latch" D a partir de um R-S NAND.
- 1.2 Repetir o caso anterior para o biestável R-S "Master-Slave"
- 1.3 Utilizando o circuito 7474, construir um contador de 0 a 9 (modulo 10) fig. 3

The Flip-Flop

2. Teoria.

Simple latch circuits are made from two NAND gates. A latch remembers which input was activated last. Digital memory circuits use latches to store binary data. Latches are also used to de-bounce electrical contacts. In addition to performing combinational logic, most modern digital systems also store commands and data which is waiting to be processed or which is the result of computation. Deals with various embodiments of the basic digital memory element, the bistable circuit or flip-flop. Its most primitive form is called a latch which consists of a pair of logic gates with their inputs and outputs interconnected in feedback arrangement which permits a single bit to be stored.

Figure 1 is a positive logic hardware diagram which may be conveniently analyzed by converting it to a pure logic form. A manufacturer has created the NAND hardware circuit shown in fig. 1 to implement a clocked RS flip-flop.

3. Procedimento

- 3.1 Conecte o CI 7400 no "board".
- 3.2 Ligue o pino 14 ao +Vcc e o pino 7 ao GND
- 3.3 Monte no "board" o circuito lógico da fig. 1.
Obtenha a tabela verdade do circuito representado na fig. 1.
- 3.4 Conecte os integrados 7400 e 7404 no "board".
- 3.5 Monte no board o circuito lógico da fig. 2.

Desenvolva a tabela verdade do circuito combinatório necessário para construir um biestável D com um R-S NAND.

- 3.6 Monte no "board" o circuito lógico da fig. 3 e o circuito da fig.4.

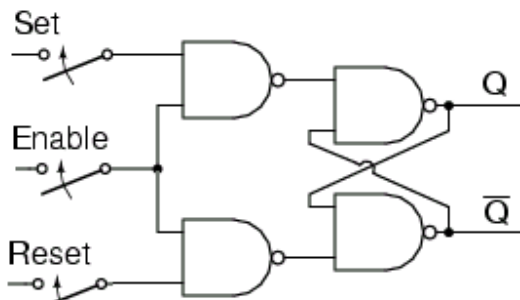
Construa a tabela de transição e de controle (consultar o catálogo adequado).

Nota: _ No caso da montagem prática as lâmpadas deverão ser conectadas ao circuito mediante resistores calculados conforme o Vcc. Lâmpada acesa vale 1.

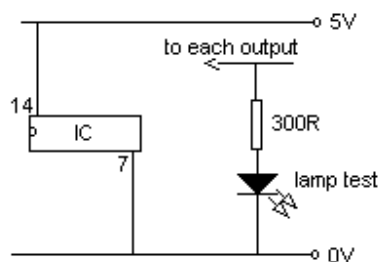
Fig. 5 shows that the TTL 7474 devices is dual D flip-flops in 14-pin packages. Note that these flip-flops are triggered, i.e. the change in the output states takes place on the rising or falling part the clock. Note, also that they have PRESET and CLEAR input. If these inputs are high, the D flip-flop will toggle on the low to high edge of the clock pulses. Consultar catálogo adequado*.

Registadores de informação

Fig. 1 Ilustração

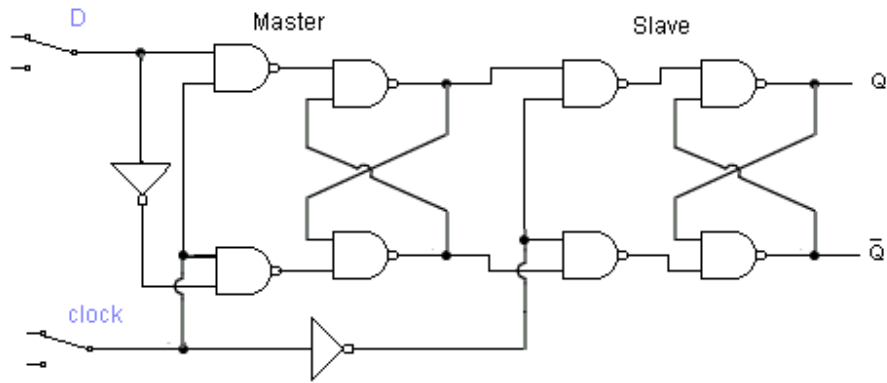


Clocked RS flip-flop



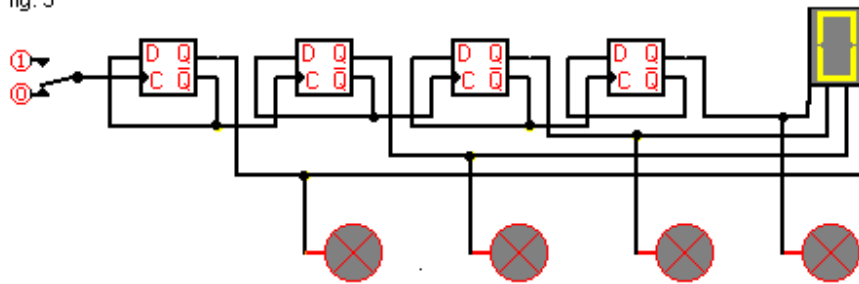
circuit diagram

fig. 2



the master-slave principle

fig. 3



Using the 7474 counter

fig. 4

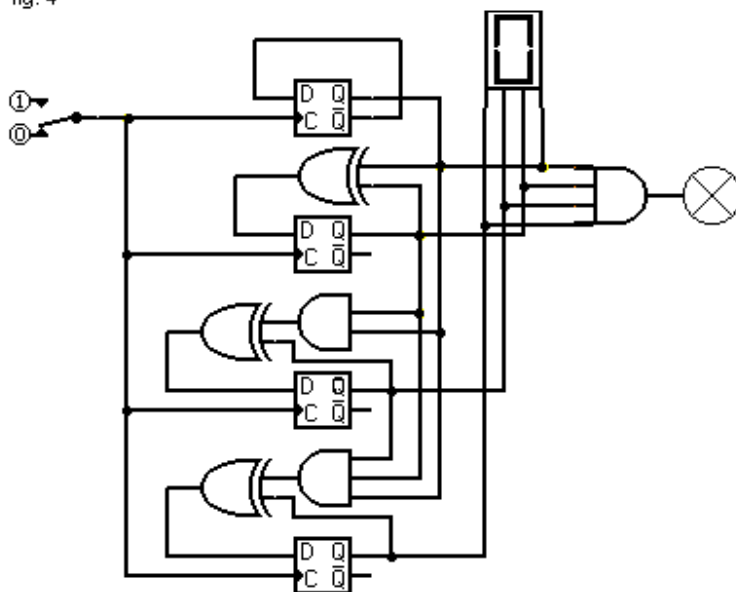
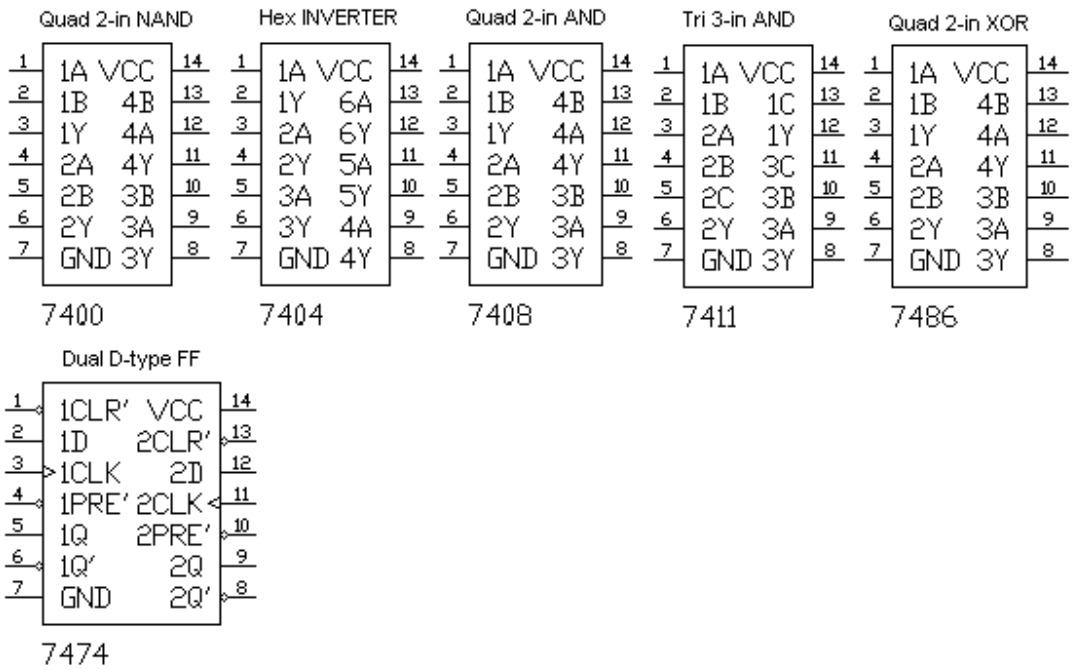


Fig. 5



*www.datasheetcatalog.com

Referências:

António J.;Padilla G.Sistemas digitais. Portugal, Mc Graw-Hill, 1993
 Palmer J.;Perlman D.Introduction to Digital Systems. USA,Mc Graw-Hill,1993
 Plant, Macolm. Basic Eletronics, London, SCDC Publications
 Harowitz P.; Hill W. The Art of Eletronics, USA, Cambridge University Press, 1989.

Prof. Franklin Cruzio

1. Objetivo

1.1 Construir um latch JK a partir de um R-S NAND (fig. 2)

1.2 Utilizando o circuito 7476 ou 4027, construir o contador

2. Introdução

Um flip-flop JK produz um pulso de saída para cada dois aplicados a entrada de clock.

Acontece isto porque os dois pulsos obrigam o circuito a se deslocar de um estado estável para o outro e, em seguida, retornar novamente ao inicial.

A lógica de um flip-flop JK é: - um estado 0 em J impede um estado 1 em Q; um 0 em K impede um 0 em Q, o circuito se complementar se não estiver inibido por 0 em J ou em K.

A configuração, conhecida como flip-flop JK mestre escravo é similar a do flip-flop NE comandado, a não ser pelo fato de que o circuito complementa, como indica a última entrada. The truth table for the 7476 flip-flop is shown in fig. 1. It

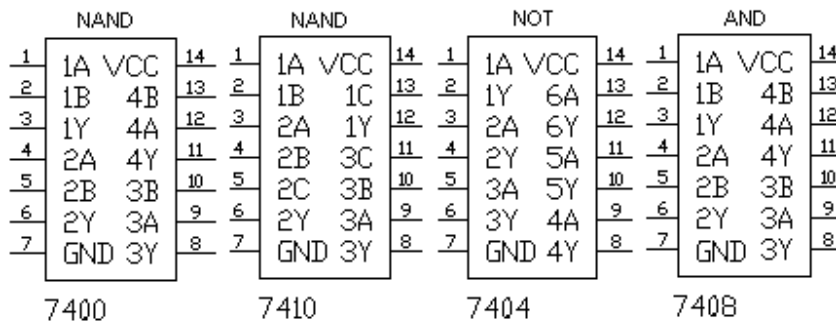
shows the Q or \bar{Q} output does one of four things: stays the same, resets, set or toggles.

3. Procedimento

3.1 Conecte no board, os Cis: 7400; 7404; 7408

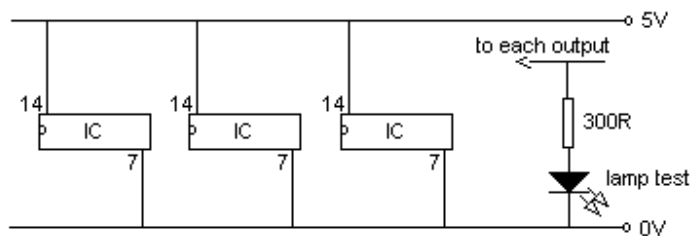
Fig.1

Inputs				outputs after falling edge of clock pulse		
PS	CLR	J	K	Q	\bar{Q}	Q or \bar{Q} status
H	H	L	L	?	?	Stays the same
H	H	L	H	L	H	resets
H	H	H	L	H	L	sets
H	H	H	H	H/L	L/H	toggles
L	H	X	X	H	L	sets
H	L	X	X	L	H	resets



Pin connections

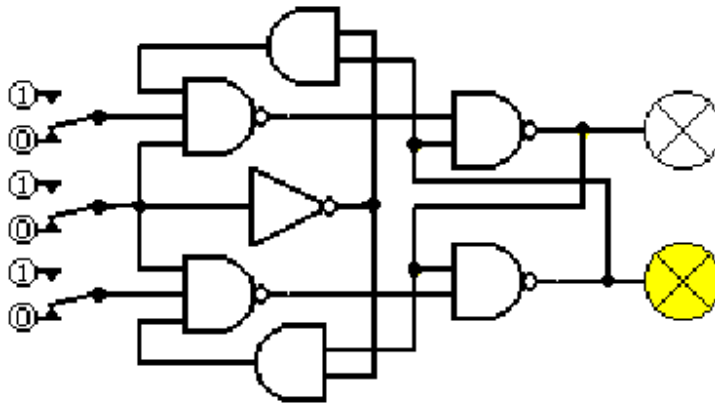
Illustration



circuit diagram

3.2. Monte o circuito lógico da fig. 2 e desenvolva a tabela verdade.

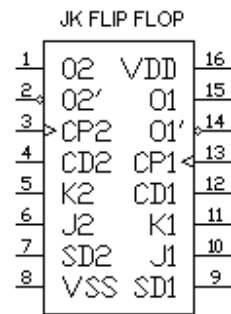
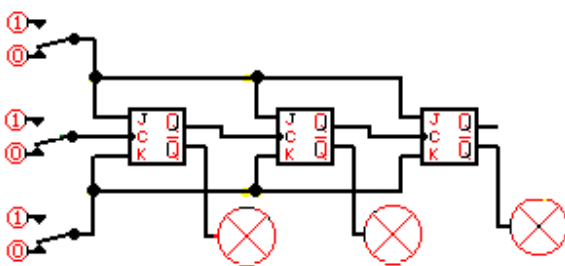
fig. 2 The JK flip-flop



Registrador de informação

3.3. Interligar convenientemente os contadores necessários para contar até 9, fig.3. Consultar o catálogo adequado*.

fig. 3



4027

Pin connections for the 4027

Referências:

- António J.; Padilla G. Sistemas digitais. Portugal, Mc Graw-Hill, 1993
- Palmer J.; Perlman D. Introduction to Digital Systems. USA, Mc Graw-Hill, 1993
- Plant, Malcolm. Basic Electronics, London, SCDC Publications, 1990
- Harowitz P.; Hill W. The Art of Electronics, USA, Cambridge University Press, 1989.

*www.datasheetcatalog.com